



Please Click here to view the drawing



Korean FullDoc.



English Fulltext

(19) KOREAN INTELLECTUAL PROPERTY OFFICE

KOREAN PATENT ABSTRACTS

(11)Publication number: 1020000025815 A
(43)Date of publication of application: 06.05.2000

(21)Application number: 1019980043045
(22)Date of filing: 14.10.1998
(30)Priority: ..
(51)Int. Cl: G09G 3/28

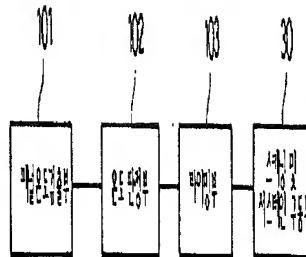
(71)Applicant: LG ELECTRONICS INC.
(72)Inventor: HONG, JIN WON

(54) METHOD FOR DRIVING PLASMA DISPLAY PANEL

(57) Abstract:

PURPOSE: A method for driving a plasma display panel is provided to improve a uniformity of a screen by adjusting a reset voltage at an initial driving according to a temperature of a panel.

CONSTITUTION: A method for driving a plasma display panel having a reset period for uniforming all wall charge states of the plasma display panel, comprises the steps of: sensing a temperature of the plasma display panel; comparing the sensed temperature and a predetermined reference temperature; applying a reset voltage of a predetermined voltage to all pixels during the reset period according to the comparison result; and applying a reset voltage of a less voltage than the predetermined voltage to all of the pixels during the reset period at a first stage of the plasma display panel driving according to the comparison result.



COPYRIGHT 2000 KIPO

공개특허특2000-0025815

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. 6
G09G 3/28

(11) 공개번호 특2000-
0025815
(43) 공개일자 2000년05월06일

(21) 출원번호 10-1998-0043045
(22) 출원일자 1998년10월14일

(71) 출원인 엘지전자 주식회사 구자홍
 서울특별시 영등포구 여의도동 20번지
(72) 발명자 홍진원
 대구광역시 달서구 성당2동 555-12 9통 3반
(74) 대리인 이수웅
 심사청구: 없음

(54) 플라즈마 표시 패널의 구동방법

요약

본 발명은 플라즈마 표시 패널(PDP)의 패널의 온도에 따라 초기 구동시의 리세트 전압을 조절함으로써, 화면의 균일성이 향상되도록 한 PDP의 구동방법에 관한 것이다.

이러한 본 발명은, 패널의 온도를 감지하는 온도 검출부(101)와, 상기 온도 검출부(101)의 감지 온도와 기 설정된 기준 온도를 비교 판정하는 온도 판정부(102)와, 상기 온도 판정부(102)의 비교 결과에 따라 PDP의 초기 구동시 리세트 펄스의 전압을 조절하는 타이밍부(103)와, 상기 타이밍부(103)의 출력에 따라 스캔 전극과 서스테인 전극에 리세트 펄스를 포함한 각종 구동펄스를 공급하는 스캐닝 및 서스테인 구동부(30)로 구성된다.

대표도

도5

명세서

도면의 간단한 설명

도 1은 일반적인 면방전형 교류 플라즈마 표시 패널 구동장치의 블록 구성도.

도 2는 도 1에 도시된 플라즈마 표시 패널의 부분 확대 단면도.

도 3은 종래 ADS 서브 필드 구동방식의 프레임 구조도.

도 4는 도 3에 도시된 구동방식을 수행하기 위한 구동 파형도.

도 5는 본 발명에 의한 플라즈마 표시 패널 구동장치의 블록 구성도.

도 6은 본 발명에 의한 플라즈마 표시 패널 구동방법을 수행하기 위한 구동 파형도.

*** 도면의 주요 부분에 대한 부호의 설명 ***

101 : 패널 온도 검출부 102 : 온도 판정부

103 : 라이팅부

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야 종래기술

본 발명은 플라즈마 표시 패널(PDP)에 관한 것으로, 특히 패널의 온도에 따라 초기 구동시의 리세트 전압을 조절하도록 한 PDP의 구동방법에 관한 것이다.

주지와 같이, PDP는 기체 방전 현상을 이용하여 동화상 또는 정지화상을 표시하는 것으로서, 상·하부 유리기판에 복수의 스캔 전극과 서스테인 전극 및 어드레스 전극이 각각 형성되어 있고, 각각의 전극에 의해 전체 화면이 복수의 셀로 구분되며, 각 셀의 내부에서 선택적으로 일어나는 방전에 의해 화상이 표시된다.

도 1은 종래 VGA모드 3전극 면방전 플라즈마 표시 패널 구동장치의 블록 구성도를 나타낸 것으로서, 640쌍의 R, G, B 어드레스 전극(R1, G1, B1, ..., R640, G640, B640)과 480쌍의 스캔 및 서스테인 전극쌍(S1, S2, ..., S479, S480)이 매트릭스를 이루는 복수의 화소로 이루어진 PDP(10)와, 외부에서 입력되는 R, G, B 화상 데이터를 디지털 화하여 8비트의 R, G, B 디지털 화상 데이터(256 계조 구현)를 출력함과 아울러 상기 디지털 화상 데이터와 외부신호에 따라 PDP(10)의 구동에 필요한 각종 제어신호를 출력하는 마이컴(20)과, 상기 마이컴(20)의 제어신호에 따라 스캔 및 서스테인 전극쌍(S1-S480)에 스캔 펄스를 공급하여 1개 라인씩 순차적으로 주사한 다음 모든 스캔 및 서스테인 전극쌍(S1-S480)에 서스테인 펄스를 공급하여 각 셀의 방전 및 발광을 유지시키는 스캐닝 및 서스테인 구동부(30)와, 상기 마이컴(20)에서 출력되는 R, G, B 디지털 화상 데이터를 프레임별, 컬러별, 비트별로 저장하는 메모리부(40)와, 상기 스캐닝 및 서스테인 구동부(30)에 의해 주사되는 스캔 및 서스테인 전극쌍에 대응되는 640개의 R, G, B 디지털 화상 데이터의 비트값을 상기 메모리부(40)로부터 읽어 들여 640개의 R, G, B 어드레스 전극(R1-B640)에 공급하는 어드레스 구동부(50)로 구성되어 있다.

상기 스캐닝 및 서스테인 구동부(30)는 상기 마이컴(20)의 제어신호에 따라 클럭 신호(CLK)와 데이터 신호(D_O)를 발생시켜 출력하는 클럭 및 데이터 발생부(31)와, 상기 마이컴(20)의 제어신호에 따라 서스테인 펄스를 발생시켜 출력하는 서스테인 펄스 발생부(32)와, 스캔 및 서스테인 전극쌍(S1-S480)과 연결된 상태에서 상기 클럭 신호(CLK)와 데이터 신호(D_O)와 서스테인 펄스에 따라 스캔 및 서스테인 전극쌍(S1-S480)에 순차적으로 스캔 펄스를 공급한 후 서스테인 펄스를 동시에 공급하는 구동 IC(33)로 구성되어 있다.

도 2는 상기 R, G, B 어드레스 전극(R1-B640)과 스캔 및 서스테인 전극쌍(S1-S480)의 매트릭스를 이루어지는 셀(화소)의 단면도를 나타낸 것으로서, 화상의 표시면인 상부 기판(1)과, 상기 상부 기판(1)과 소정 거리를 사이에 두고 평행하게 위치한 하부 기판(2)과, 상기 상부 기판(1)과 하부 기판(2) 사이에 배열 형성되어 방전 공간을 형성하는 격벽(3)과, 상기 상부 기판(1) 중 하부 기판(2)과의 대향면에 상기 격벽(3)과 직교하도록 교대로 배열 형성된 스캔 전극(4) 및 서스테인 전극(5)과, 상기 상부 기판(1) 중 하부 기판(2)과의 대향면에 형성되어 방전시 방전 전류를 제한하는 유전층(6)과, 상기 각 격벽(3) 사이의 하부 기판(2) 중 상부 기판(1)과의 대향면에 상기 격벽(3)과 평행하게 형성되어 상기 스캔 및 서스테인 전극(4,5)과 함께 방전을 일으키는 어드레스 전극(7)과, 상기 방전공간 내부의 하부 유리기판(2)과 격벽(3)과 어드레스 전극(7) 위에 각각 형성되어 각 셀의 방전시 적,녹,청(R,G,B)의 가시광을 각각 방출하는 형광층(8)으로 구성되어 있다.

한편, 이와 같이 구성된 플라즈마 표시 장치의 구동방식은 서브 필드 구동방식과 서브 프레임 구동방식으로 대분되는데, 이 중에서 서브 필드 구동방식으로 어드레스와 서스테인이 분리되어 이루어지는 ADS(Address-Display-Separating) 서브 필드 구동방식의 프레임 구성도를 도 3에 도시하였다.

ADS 서브 필드 구동방식은 2^X 계조의 구현을 위하여 1 프레임 화면을 Y개의 서브 필드 화면으로 나누어 표시하고, 외부에서 입력되는 화상 데이터를 X비트의 디지털 화상 데이터로 디지털화하여 PDP에 공급하는 방식이다.(단, $X \leq Y$)

그리고, 각 서브 필드 화면은 리세트 기간과 어드레스 기간과 서스테인 기간으로 구성되는데, 그 중 리세트 기간과 어드레스 기간은 서브 필드마다 모두 동일하게 할당되어 있으나 서스테인 기간은 어드레스 기간에 표시되는 디지털 화상 데이터의 비트 가중치에 따라 서로 다르게 할당되어 있어 각 서브 필드의 조합으로(눈의 적분효과를 이용함) 화상의 계조 구현이 가능하게 된다.

일예로, 256 계조의 구현시에는 도 3에 도시한 바와 같이 한 프레임을 8개의 서브 필드(SF1~SF8)로 나눈 후 각 서브 필드마다 1: 2: 4: 8: 16: 32: 64: 128에 비례하는 휘도값을 각각 대응시키면 몇몇 서브 필드의 조합으로 계조 데이터 0~255에 해당되는 화상이 표시되는 것이다.

먼저, 도 4의 구동 파형도에 나타난 바와 같이 각 서브 필드의 리세트 기간에는 이전 프레임에 의하여 방전된 셀과 방전되지 않는 셀이 공존할 수 있으므로 벽전하 상태를 균일하게 하기 위하여 스캔 전극(4)과 서스테인 전극(5)간의 방전 개시전압보다 높은 리세트 펄스(V_w)를 서스테인 전극(5)에 인가한다.

그러면, 리세트 펄스(V_w)의 상승 에지에서 스캔 및 서스테인 전극쌍(4,5)끼리 방전이 일어나고, 이러한 방전은 $5\mu\sim 15\mu\text{sec}$ 동안 유지되어 충분히 벽전하를 형성한 후 이로 인하여 하강 에지에서 다시 방전이 일어나며, 이때 +, - 벽전하들이 중화되어 자연스럽게 소거되는 셀프 이레이스 방전이 일어난다.

이때, 셀마다의 차이점 즉, 형광층 두께의 불균일성, 방전 가스의 압력 등의 차이로 인하여 각 셀마다 방전전압이 불균일하므로 일부의 셀에서는 상기한 리세트 방전 이후에도 셀내의 벽전하가 잔존하게 된다.

그러므로, 리세트 펄스(V_w)를 인가하는 리세트 기간 이후에는 스캔 전극(4)에 구형 펄스(V_s)와 이와 역위상이면서 동일전압의 구형 펄스($-V_y$) 및 동전압인 톱니형 이레이스 펄스(V_e)를 인가하는 이레이스 기간이 위치한다.

따라서, 서스테인 전극(5)에 일부 잔존하는 벽전하는 구형 펄스 $V_s, -V_y$ 에 의하여 서로 벽전하 형성 위치를 교번하게 되고, 이어지는 톱니형 이레이스 펄스(V_e)는 스캔 전극(4)에 서서히 전압이 높아지며 인가되므로 소량의 벽전하를 순차적으로 중화시켜 완전히 소거시킨다.

이후, 어드레스 기간에서 스캔 전극(4)에 순차적으로 1개 라인씩 스캔 펄스(V_{sc})가 인가되고, 어드레스 전극(7)에 데이터 펄스(V_d)가 공급되면 지정된 화소의 셀이 라이트 방전되어 벽전하가 형성되며, 서스테인 기간에서 스캔 전극(4)과 서스테인 전극(5)에 휘도 상대비와 비례하는 서스테인 펄스가 인가되면 어드레스 기간에서 방전이 일어난 화소의 발광이 유지되는 것이다.

한편, 이와 같이 구동되는 ADS 서브 필드 구동방식에서 리세트 방전은 계조를 구현하는데 있어서는 불필요하다 할 수 있으나 안정된 라이트 방전을 얻기 위해서는 필수적으로 요구된다.

그러나, PDP 세트를 저온에서 장시간동안 보관하며 사용하지 않으면 방전 셀의 특성이 변화되고, 이후에 최초 구동되면 방전 셀의 불균형 때문에 각 셀마다 리세트 방전 개시전압이 불균일화되어 이후의 라이트 방전 또한 불안정하게 유발되므로 일부 셀은 켜지고 일부 셀은 켜지지 않는 문제점이 있었다.

발명이 이루고자하는 기술적 과제

따라서 본 발명은 상기한 종래 기술의 문제점을 해결하기 위해 제안한 것으로서, 패널의 온도에 따라 초기 구동시의 리세트 전압을 조절함으로써, 화면의 균일성이 향상되도록 한 PDP의 구동방법을 제공하는데 그 목적이 있다.

이러한 목적을 달성하기 위한 본 발명의 기술적 수단은, PDP의 모든 화소내 벽전하 상태를 균일하게 하기 위한 리세트 기간을 포함하는 PDP의 구동방법에 있어서, PDP의 온도를 감지하는 단계와, 감지 온도와 기 설정된 기준 온도를 비교하는 단계와, 감지 온도와 기준 온도의 비교 결과에 따라 리세트 기간에서 모든 화소내에 소정 전압의 리세트 펄스를 인가하는 단계와, 비교 결과에 따라 PDP 구동 초기의 리세트 기간에서 모든 화소내에 소정 전압보다 낮은 전압의 리세트 펄스를 인가하는 단계로 이루어짐을 특징으로 한다.

바람직하게는, 소정 전압의 리세트 펄스는 PDP의 모든 서스테인 전극에 인가하는 것을 특징으로 한다.

바람직하게는, 낮은 전압의 리세트 펄스는 PDP의 모든 서스테인 전극에 소정 전압의 리세트 펄스를 인가하고, 동시에 소정 전압의 리세트 펄스와 비교하여 역위상인 보상용 리세트 펄스를 모든 스캔 전극에 인가하는 것을 특징으로 한다.

발명의 구성 및 작용

이하, 본 발명을 첨부한 도면에 의거하여 설명하면 다음과 같다.

도 5는 본 발명에 의한 PDP 구동장치의 블록 구성도를 나타낸 것으로서, 도 1에 도시된 종래 PDP 구동장치에 부가되어 설치된다.

도시된 바와 같이 본 발명은, 패널의 온도를 감지하는 온도 검출부(101)와, 상기 온도 검출부(101)의 감지 온도와 기 설정된 기준 온도를 비교 판정하는 온도 판정부(102)와, 상기 온도 판정부(102)의 비교 결과에 따라 PDP의 초기 구동 시 리세트 펄스의 전압을 조절하는 타이밍부(103)와, 상기 타이밍부(103)의 출력에 따라 스캔 전극과 서스테인 전극에 리세트 펄스를 포함한 각종 구동펄스를 공급하는 스캐닝 및 서스테인 구동부(30)로 구성되어 있다.

이와 같이 구성된 본 발명의 동작 및 작용 효과를 첨부한 도면을 참조하여 설명하면 다음과 같다.

먼저, 온도 검출부(101)는 패널의 온도를 감지하여 출력하고, 온도 판정부(102)는 감지된 온도와 기 설정된 기준 온도를 비교하여 패널의 저온 상태를 판단한다.

이때, 감지 온도가 기준 온도보다 높거나 같을 경우에 온도 판정부(102)는 패널의 정상 상태를 판단하고, 이를 신호받은 타이밍부(103)는 도 4에 도시된 종래의 구동파형과 동일한 신호파형을 출력한다.

따라서, 스캐닝 및 서스테인 구동부(30)에 의하여 각 서브 필드의 리세트 기간에 스캔 전극(4)과 서스테인 전극(5)간의 방전 개시전압보다 높은 리세트 펄스(V_w)가 서스테인 전극(5)에 인가된다.

그러면, 리세트 펄스(V_w)의 상승 에지에서 스캔 전극(5)과 서스테인 전극(5) 사이에서 방전이 일어나고, 이러한 방전은 $5\mu\sim 15\mu\text{sec}$ 동안 유지되어 충분히 벽전하를 형성한 후 이로 인하여 하강 에지에서 다시 방전이 일어나며, 이때 +, - 벽전하들이 중화되어 자연스럽게 소거되는 셀프 이레이스 방전이 일어난다.

그러나, 온도 검출부(101)에서 감지한 패널의 온도가 기준 온도보다 낮을 경우에 온도 판정부(102)는 패널의 저온 상태를 판단하고, 이를 신호받은 타이밍부(103)는 도 6에 도시된 신호파형을 출력한다.

따라서, 스캐닝 및 서스테인 구동부(30)에 의하여 PDP의 최초 구동시 첫 번째 서브 필드의 리세트 기간에 정상 상태일 때의 리세트 펄스(V_w)보다 낮은 리세트 펄스가 인가된다.

즉, 서스테인 전극(5)에는 정상 상태(또는 종래 기술)일 때와 동일하게 리세트 펄스(V_w)가 인가되고, 스캔 전극(4)에는 상기 리세트 펄스(V_w)와 비교하면 역위상인 보상용 리세트 펄스(V_r)가 동시에 인가된다.

그러므로, 저온 상태에서 PDP가 최초로 구동될 때에 첫 번째 서브 필드의 리세트 기간 중 스캔 전극(4)과 서스테인 전극(5)간의 전압차($V_w + V_r$)는 이후의 서브 필드 또는 정상 상태일 때의 전압차(V_w)보다 작게 유지된다.

이후, 일부 잔존하는 벽전하를 완전히 소거하는 이레이스 기간이 위치되고, 어드레스 기간 및 서스테인 기간이 이어지며, 이러한 일련의 과정은 종래 기술과 일치하므로 설명을 생략하기로 한다.

발명의 효과

이상에서 설명한 바와 같이 본 발명은 패널의 온도에 따라 초기 구동시의 리세트 전압을 조절함으로써, PDP의 저온 상태 중 최초 구동시 화면의 균일성이 저하되는 것을 방지하는 효과가 있다.

(57) 청구의 범위

청구항1

플라즈마 표시 패널(PDP)의 모든 화소내 벽전하 상태를 균일하게 하기 위한 리세트 기간을 포함하는 PDP의 구동방법에 있어서,

상기 PDP의 온도를 감지하는 단계와,

상기 감지 온도와 기 설정된 기준 온도를 비교하는 단계와,

상기 감지 온도와 기준 온도의 비교 결과에 따라 상기 리세트 기간에서 모든 화소내에 소정 전압의 리세트 펄스를 인가하는 단계와,

상기 비교 결과에 따라 PDP 구동 초기의 리세트 기간에서 모든 화소내에 상기 소정 전압보다 낮은 전압의 리세트 펄스를 인가하는 단계를 포함하여 이루어짐을 특징으로 하는 플라즈마 표시 패널의 구동방법.

청구항2

제 1 항에 있어서,

상기 소정 전압의 리세트 펄스는 상기 PDP의 모든 서스테인 전극에 인가하는 것을 특징으로 하는 플라즈마 표시 패널의 구동방법.

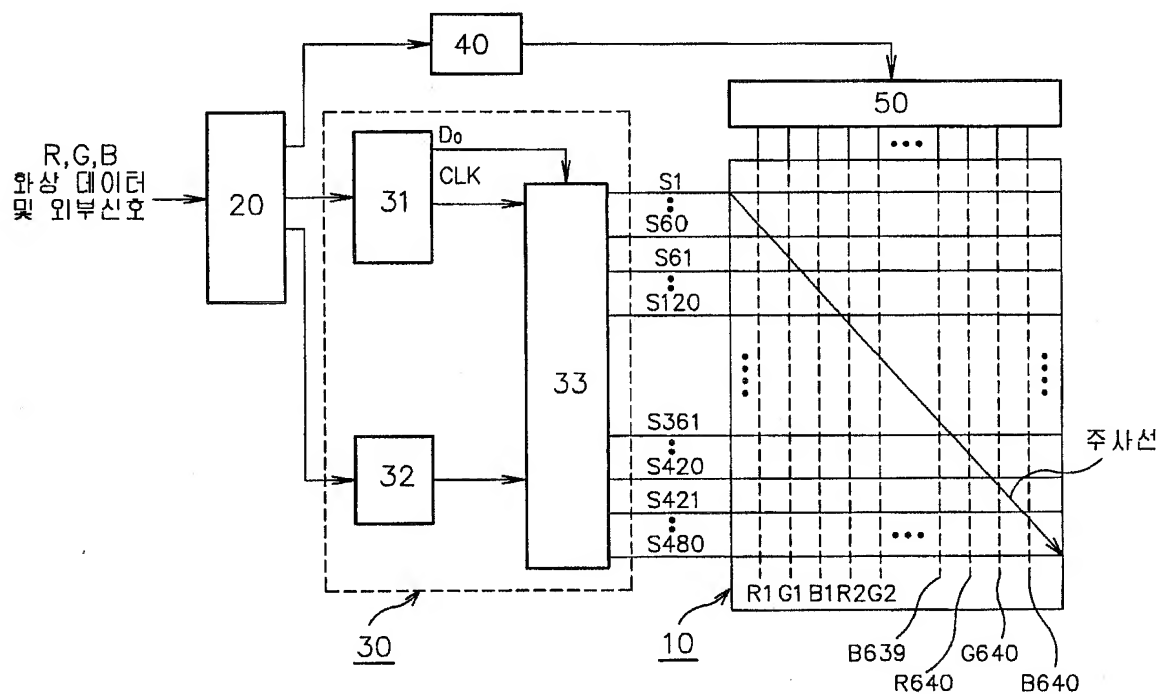
청구항3

제 1 항에 있어서,

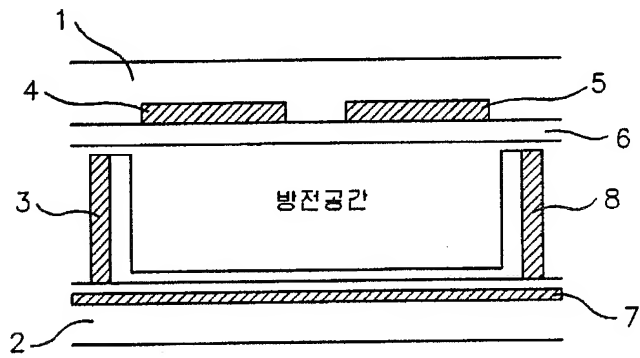
상기 낮은 전압의 리세트 펄스는 상기 PDP의 모든 서스테인 전극에 소정 전압의 리세트 펄스를 인가하고, 동시에 상기 소정 전압의 리세트 펄스와 비교하여 역위상인 보상용 리세트 펄스를 모든 스캔 전극에 인가하는 것을 특징으로 하는 플라즈마 표시 패널의 구동방법.

도면

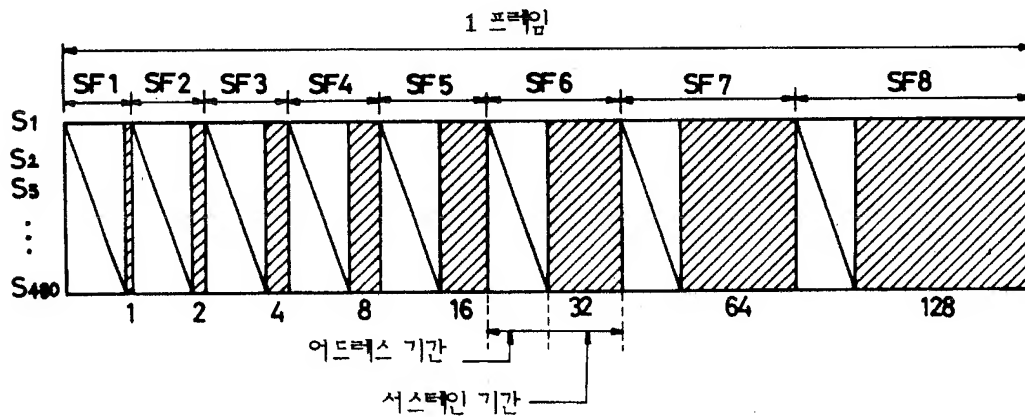
도면1



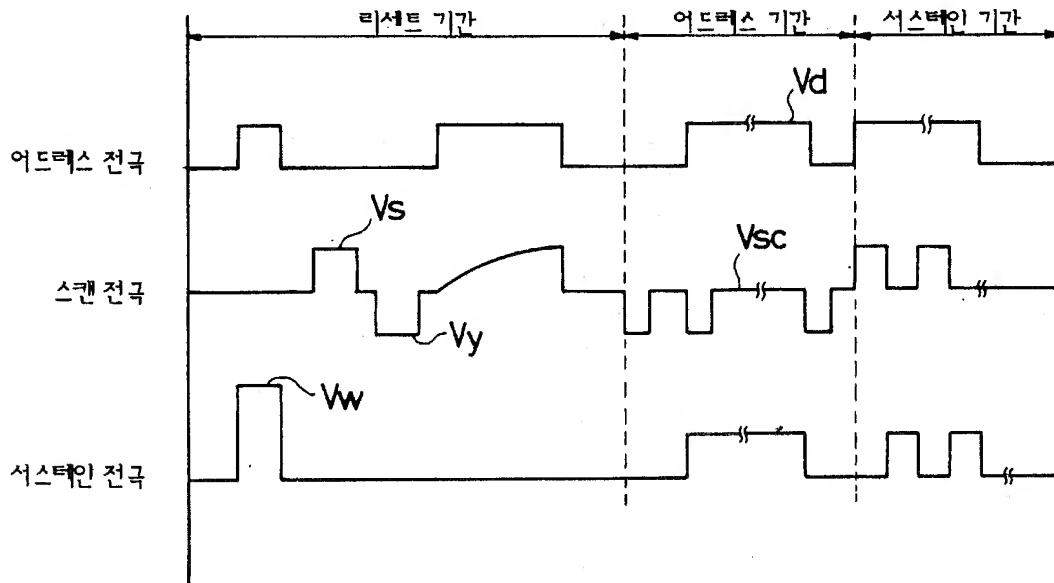
도면2



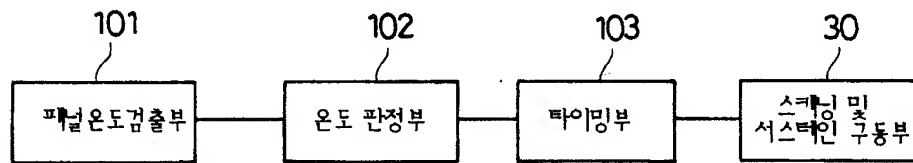
도면3



도면4



도면5



도면6

